

대한민국 특허청
KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0073052
Application Number

출원년월일 : 2002년 11월 22일
Date of Application NOV 22, 2002

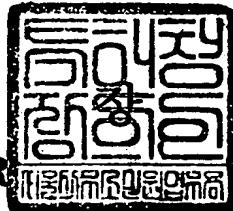
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 04 월 07 일

특허청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0024
【제출일자】	2002.11.22
【국제특허분류】	H04L
【발명의 명칭】	연속되는 두 개의 디인터레이스 프레임들을 출력할 수 있는 디인터레이스 장치 및 디인터레이스 방법
【발명의 영문명칭】	Apparatus and method of deinterlacing interlaced frames capable of outputting consecutive two deinterlaced frames
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	1999-009617-5
【발명자】	
【성명의 국문표기】	송석범
【성명의 영문표기】	SONG,Suk Beom
【주민등록번호】	680206-1390413
【우편번호】	442-470
【주소】	경기도 수원시 팔달구 영통동 황골마을한국아파트 211-605
【국적】	KR
【발명자】	
【성명의 국문표기】	전병우
【성명의 영문표기】	JEON,Byeung Woo
【주민등록번호】	621110-1037521

【우편번호】 463-020
【주소】 경기도 성남시 분당구 수내동 27 양지마을 303-902
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정
에 의한 출원심사를 청구합니다. 대리인
이영필 (인) 대리인
정상빈 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 5 면 5,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 9 항 397,000 원
【합계】 431,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

연속되는 두 개의 디인터레이스 프레임들을 출력할 수 있는 디인터레이스 장치 및 디인터레이스 방법이 개시된다. 본 발명에 따른 디인터레이스 장치는 필드 버퍼; 상기 필드 버퍼의 출력신호를 수신하고 상기 필드 버퍼의 연속되는 출력신호들을 병렬로 변환하여 제 1라인 데이터 내지 제 4라인 데이터를 출력하는 쉬프트 버퍼; 상기 쉬프트 버퍼로부터 출력되는 데이터를 수신하여 필드 간의 움직임 여부를 감지하고, 움직임 감지결과에 응답하여 인접한 라인 데이터들을 시간적 또는 공간적으로 필터링한 결과를 선택적으로 출력하는 프레임 생성부; 및, 상기 제 1라인 데이터와 상기 프레임 생성부의 출력신호를 수신하고 라인교환신호에 응답하여 상기 제 1라인 데이터와 상기 프레임 생성부의 출력신호의 라인 데이터를 선택적으로 교환하는 라인 교환부를 구비한다. 본 발명에 따르면, 연속되는 두 개의 디인터레이스된 프레임 신호들을 동시에 출력할 수 있다.

【대표도】

도 2

【명세서】**【발명의 명칭】**

연속되는 두 개의 디인터레이스 프레임들을 출력할 수 있는 디인터레이스 장치 및 디인터레이스 방법{Apparatus and method of deinterlacing interlaced frames capable of outputting consecutive two deinterlaced frames}

【도면의 간단한 설명】

본 발명의 상세한 설명에서 인용되는 도면을 보다 충분히 이해하기 위하여 각 도면의 간단한 설명이 제공된다.

도 1은 종래기술에 따른 디인터레이스 장치의 입출력관계를 개략적으로 나타낸 도면이다.

도 2는 본 발명의 바람직한 실시예에 따른 디인터레이스 장치를 나타낸 도면이다.

도 3은 본 발명에 따른 연속되는 필드 데이터들을 이용하여 두 개의 디인터레이스 프레임을 생성하는 방법을 설명하기 위한 도면이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<5> 본 발명은 영상 신호처리에 관한 것으로, 특히 인터레이스된 비디오신호를 수신하여 두 개의 디인터레이스된 프레임을 동시에 출력하는 디인터레이스 장치 및 그 방법에 관한 것이다.

<6> 인터레이스된 비디오 신호(interlaced video signal)는 적당한 프로세싱에 의하여 디인터레이스된 신호로 변환되고, 이러한 디인터레이스하는 방법들은 여러 가지가 있다. 이러한 디인터레이스를 수행하는 방법에는 2개의 필드 데이터를 이용하는 방법, 3개의 필드 데이터를 이용하는 방법 및 4개의 필드 데이터를 이용하는 방법 등이 있다.

<7> 또한 종래의 디인터레이스 방법에는 크게 프레임 메모리를 이용하는 방법과 프레임 메모리를 이용하지 않는 방법으로 나누어지며, 전자의 경우에도 크게 움직임 보상(motion compensation) 기법을 이용하는 방법과 움직임 적응(motion adaptive) 기법을 이용하는 방법으로 나누어진다.

<8> 도 1은 종래기술에 따른 디인터레이스 장치의 입출력관계를 개략적으로 나타낸 도면이다. 즉, 디인터레이스 장치(100)는 인터레이스 비디오신호들(IN)을 입력받아 소정의 내부적인 프로세싱을 거친 후, 디인터레이스 프레임(fo)을 직렬로 출력하는 구조로 되어 있다.

<9> 디인터레이스 장치(100)는 인터레이스 비디오신호(IN)를 입력받아 디인터레이스 프레임(fo)을 출력하는데, 디인터레이스 프레임 데이터를 이용하여 부가적으로 영상처리를 하는 경우, 메모리를 추가적으로 필요로 하는 경우가 많이 있다. 예를 들면, LCD 모니터에서 응답속도를 보상하는 회로에서, 액정표시소자의 응답속도를 보상하기 위해서는 이전 프레임 데이터와 현재 프레임 데이터가 필요하므로 추가적인 프레임 버퍼가 필요하다.

<10> 즉, 이처럼 현재의 프레임 데이터 및 이전의 프레임 데이터를 필요로 하는 많은 주변장치들은 추가적인 메모리를 필요로 하기 때문에, 연속되는 두 개의 디인터레이스 프레임들을 출력할 수 있는 디인터레이스 장치가 요구된다.

【발명이 이루고자 하는 기술적 과제】

<11> 본 발명이 이루고자 하는 기술적 과제는, 연속되는 두 개의 디인터레이스된 프레임 신호들을 동시에 출력할 수 있는 디인터레이스 장치를 제공하는 데 있다.

<12> 본 발명이 이루고자 하는 다른 기술적 과제는, 연속되는 두 개의 디인터레이스된 프레임 신호들을 동시에 출력할 수 있는 디인터레이스 방법을 제공하는 데 있다.

【발명의 구성 및 작용】

<13> 상기 기술적 과제를 달성하기 위한 본 발명의 일면은 디인터레이스 장치에 관한 것이다. 본 발명에 따른 디인터레이스 장치는 연속하는 다수의 인터레이스 필드들을 수신하여 저장하고, 제어신호에 응답하여 제 m 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+2)$ 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+1)$ 번째 필드의 p 번째 인터레이스 라인 데이터 및 제 $(m+1)$ 번째 필드의 $(p+1)$ 번째 인터레이스 라인 데이터를 직렬로 출력하거나, 제 $(m+1)$ 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+3)$ 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+2)$ 번째 필드의 p 번째 인터레이스 라인 데이터 및 제 $(m+2)$ 번째 필드의 $(p+1)$ 번째 인터레이스 라인 데이터를 직렬로 출력하는 필드 버퍼; 상기 필드 버퍼의 출력신호를 수신하고 상기 필드 버퍼의 연속되는 출력신호들을 병렬로 변환하여, 변환된 제 1라인 데이터 내지 제 4라인 데이터를 병렬로 출력하는 쉬프트 버퍼; 상기 쉬프트 버퍼로부터 출력되는 상기 제 1라인 데이터 내지 상기 제 4라인 데이터를 수신하여 필드 간의 움직임 여부를 감지하고, 움직임 감지결과에 응답하여 인접한 라인 데이터들을 시간적으로 필터링한 결과 또는 공간적으로 필터링한 결과를 선택적으로 출력하는 프레임 생성부; 및, 상기 쉬프트 버퍼의 상기 제 1라인 데이터와 상기 프레임 생성부의 출력신호를 수신하고 라인교환신호에 응답하여 상기 제 1라인 데이터와 상기

프레임 생성부의 출력신호의 라인 데이터를 선택적으로 교환하는 라인 교환부를 구비하며, 상기 제 1라인 데이터는 상기 제 $(m+1)$ 번째 필드의 라인 데이터와 상기 제 $(m+2)$ 번째 필드의 라인 데이터를 반복적으로 출력하는 것을 특징으로 한다.

<14> 바람직하게는, 상기 프레임 생성부는 상기 제 m 번째 필드의 p 번째 라인 데이터와 상기 제 $(m+2)$ 번째 필드의 p 번째 라인 데이터로부터 또는 상기 제 $(m+1)$ 번째 필드의 p 번째 라인 데이터와 상기 제 $(m+3)$ 번째 필드의 p 번째 라인 데이터로부터, 필드간의 움직임을 감지하여 그 감지결과를 출력하는 움직임 감지부; 상기 쉬프트 버퍼로부터 상기 제 m 번째 필드와 상기 제 $(m+2)$ 번째 필드 또는 상기 제 $(m+1)$ 번째 필드와 상기 제 $(m+3)$ 번째 필드의 p 번째 라인 데이터를 수신하여 상기 제 m 번째 필드와 상기 제 $(m+2)$ 번째 필드의 라인 데이터의 평균값 또는 상기 제 $(m+1)$ 번째 필드와 상기 제 $(m+3)$ 번째 필드의 p 번째 라인 데이터의 평균값을 출력하는 시간적 필터링부; 상기 제 $(m+1)$ 번째 필드의 p 번째 라인 데이터 및 $(p+1)$ 번째 라인 데이터를 수신하여 수신된 데이터를 평균한 값을 출력하거나 또는 상기 제 $(m+2)$ 번째 필드의 p 번째 라인 데이터 및 상기 $(m+2)$ 번째 필드의 $(p+1)$ 번째 라인 데이터를 수신하여 수신된 데이터를 평균한 값을 출력하는 공간적 필터링부; 상기 움직임 감지부의 출력신호에 응답하여 상기 공간적 필터링부의 출력신호 또는 상기 시간적 필터링부의 출력신호를 선택적으로 출력하는 선택부를 구비하는 것을 특징으로 한다.

<15> 또한 바람직하게는, 상기 라인 교환부는 매 흘수번째 또는 매 짹수번째의 상기 제 1데이터 출력신호의 라인 데이터와 상기 프레임 생성부의 출력신호의 라인 데이터를 교환하여 출력하는 것을 특징으로 한다.

<16> 상기 기술적 과제를 달성하기 위한 본 발명의 다른 일면은 디인터레이스 장치에 관한 것이다. 본 발명에 따른 디인터레이스 장치는 입력신호를 수신하여 상기 입력신호를 필드 단위로 버퍼링하는 제 1저장부; 제 1저장부에 저장된 m 번째 필드, ($m+1$)번째 필드, ($m+2$)번째 필드 및 ($m+3$)번째 필드 데이터로부터 4개의 라인 데이터를 수신하고, 수신된 제 1라인 데이터 내지 제 4라인 데이터를 라인 데이터별로 순차적으로 저장하는 제 1서브 메모리 내지 제 4서브 메모리를 구비하는 제 2저장부; 상기 제 2저장부에 저장된 상기 제 1라인 데이터 및 상기 제 3라인 데이터로부터 움직임을 감지하고 그 감지결과에 응답하여 상기 제 1라인 데이터 내지 상기 제 4라인 데이터로부터 시간적 또는 공간적 필터링을 수행하여 필터링된 결과를 출력하는 프레임 생성부; 및, 상기 제 1서브 메모리의 출력신호 및 상기 프레임 생성부의 출력신호를 수신하고, 소정의 라인교환신호에 응답하여 상기 제 1라인 데이터의 출력신호와 상기 프레임 생성부의 출력신호를 교환하여 디인터레이스된 두 프레임을 동시에 출력하는 라인 교환부를 구비하며, 상기 제 1서브 메모리에는 상기 ($m+1$)번째 필드 및 상기 ($m+2$)번째 필드의 라인 데이터가 순차적으로 저장되는 것을 특징으로 한다.

<17> 바람직하게는, 상기 프레임 생성부는 상기 제 1서브 메모리의 출력신호 및 상기 제 3서브 메모리의 출력신호로부터 제 m 필드 및 제 ($m+2$)필드간 또는 제 ($m+1$)필드 및 제 ($m+3$)필드간의 움직임을 감지하여 감지결과를 출력하는 움직임 감지부; 상기 제 1서브 메모리의 출력신호 및 상기 제 3서브 메모리의 출력신호를 수신하고 상기 제 1서브 메모리의 출력신호와 상기 제 3서브 메모리의 출력신호를 시간적으로 필터링하여 출력하는 시간적 필터링부; 상기 제 2서브 메모리의 출력신호 및 상기 제 4서브 메모리의 출력신호를 수신하고 상기 제 2서브 메모리의 출력신호와 상기 제 3서브 메모리의 출력신호를

공간적으로 필터링하여 출력하는 공간적 필터링부; 및, 상기 시간적 필터링부의 출력신호 및 상기 공간적 필터링부의 출력신호를 수신하고 상기 움직임 감지부의 출력신호에 응답하여 상기 시간적 필터링부의 출력신호와 상기 공간적 필터링부의 출력신호 중 어느 하나의 신호를 선택적으로 출력하는 선택부를 구비하는 것을 특징으로 한다.

<18> 또한 바람직하게는, 상기 라인 교환부는 매 홀수번째 또는 매 짝수번째의 상기 제 1데이터 출력신호의 라인 데이터와 상기 프레임 생성부의 출력신호의 라인 데이터를 교환하여 출력하는 것을 특징으로 한다.

<19> 상기 기술적 과제를 달성하기 위한 본 발명의 또 다른 일면은 디인터레이스 방법에 관한 것이다. 본 발명에 따른 디인터레이스 방법은 (a) 연속하는 다수의 인터레이스 필드들을 수신하여 저장하고, 제어신호에 응답하여 제 m 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+2)$ 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+1)$ 번째 필드의 p 번째 인터레이스 라인 데이터 및 제 $(m+1)$ 번째 필드의 $(p+1)$ 번째 인터레이스 라인 데이터를 직렬로 출력하거나, 제 $(m+1)$ 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+3)$ 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+2)$ 번째 필드의 p 번째 인터레이스 라인 데이터 및 제 $(m+2)$ 번째 필드의 $(p+1)$ 번째 인터레이스 라인 데이터를 직렬로 출력하는 단계; (b) 상기 (a)단계의 출력신호를 수신하여 상기 (a)단계의 연속되는 출력신호들을 병렬로 변환하여, 변환된 제 1라인 데이터 내지 제 4라인 데이터를 병렬로 출력하는 단계; (c) 상기 (b)단계로부터 출력되는 상기 제 1라인 데이터 내지 상기 제 4라인 데이터를 수신하여 필드 간의 움직임 여부를 감지하고, 움직임 감지결과에 응답하여 인접한 라인 데이터들을 시간적으로 필터링한 결과 또는 공간적으로 필터링한 결과를 선택적으로 출력하는 단계; 및, (d) 상기 제 1라인 데이터와 상기 (c)단계의 출력신호를 수신하

고 소정의 라인교환신호에 응답하여 상기 제 1라인 데이터와 상기 (c)단계의 출력신호의 라인 데이터를 선택적으로 교환하는 단계를 구비하며, 상기 제 1라인 데이터는 상기 제 (m+1)번째 필드의 라인 데이터와 상기 제 (m+2)번째 필드의 라인 데이터를 반복적으로 출력하고, 상기 (d)단계는 매 홀수번째 또는 매 짹수번째의 상기 제 1데이터 출력신호의 라인 데이터와 상기 (c)단계로부터 출력되는 라인 데이터를 교환하여 출력하는 것을 특징으로 한다.

<20> 본 발명과 본 발명의 동작상의 이점 및 본 발명의 실시에 의하여 달성되는 목적을 충분히 이해하기 위해서는 본 발명의 바람직한 실시예를 예시하는 첨부 도면 및 도면에 기재된 내용을 참조하여야 한다.

<21> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.

<22> 도 2는 본 발명의 바람직한 실시예에 따른 디인터레이스 장치를 나타낸 도면이다. 도 2에 도시된 디인터레이스 장치(200)는 필드 버퍼(210), 쉬프트 버퍼(220), 프레임 생성부(230) 및 라인 교환부(240)를 구비한다.

<23> 필드 버퍼(210)는 입력되는 4개의 인터레이스 필드들(IN)을 수신하여 버퍼링한다. 필드 버퍼(210)는 입력되는 4개의 인터레이스 필드(IN) 중, 제 1필드의 p번째 라인 데이터, 제 3필드의 p번째 라인 데이터, 제 2필드의 p번째 라인 데이터 및 제 2필드의 (p+1)번째 라인 데이터를 직렬로 출력한다. 또는 필드 버퍼(210)는 제 2필드의 p번째 라인 데이터, 제 4필드의 p번째 라인 데이터, 제 3필드의 p번째 라인 데이터 및 제 3필드의 (p+1)번째 라인 데이터를 직렬로 출력한다. 라인 데이터들의 출력 순서는 필드 버퍼(210)를 제어하는 소정의 제어신호에 의하여 결정된다.

<24> 쉬프트 버퍼(220)는 필드 버퍼(210)의 출력신호를 수신하고 필드 버퍼(210)로부터 직렬로 출력되는 라인 데이터들을 병렬로 변환하여 제 1라인 데이터 내지 제 4라인 데이터를 병렬로 출력한다. 도 2에 도시된 바와 같이, 쉬프트 버퍼(220)는 4개의 서브 메모리들(221, 222, 223, 224)을 구비하며, 이러한 메모리들에 4개의 라인 데이터들이 저장된다.

<25> 프레임 생성부(230)는 움직임 감지부(231), 시간적 필터링부(232), 공간적 필터링부(233) 및 선택부(234)를 구비한다. 즉, 프레임 생성부(230)는 쉬프트 버퍼(220)로부터 병렬로 출력되는 4개의 라인 데이터들을 이용하여 디인터레이스 프레임을 생성하게 된다. 이러한 프레임의 생성은 프레임 생성부(230)를 구성하고 있는 각각의 유니트(unit)들에 의하여 수행된다.

<26> 움직임 감지부(231)는 필드 간의 움직임을 감지하여 감지결과를 출력한다. 움직임 감지부(231)는 제 1서브 메모리(221)의 출력신호 및 제 3서브 메모리(223)의 출력신호와 접속되고 출력신호인 감지결과를 선택부(234)로 출력한다.

<27> 시간적 필터링부(232) 및 공간적 필터링부(233)는 인터레이스 필드에 의하여 디인터레이싱 과정을 수행할 때 보간(interpolation), 즉 주변의 라인 데이터의 평균값에 의하여 데이터를 추정하는 과정을 수행한다.

<28> 시간적 필터링부(232)는 제 1서브 메모리(221)의 출력신호 및 제 3서브 메모리(223)의 출력신호를 수신하고 제 1서브 메모리(221)의 출력신호 및 제 3서브 메모리(223)의 출력신호를 시간적 필터링한 결과신호를 선택부(234)로 출력한다. 시간적 필터링은 두 입력신호를 평균한 신호를 출력함으로써 수행된다.

<29> 공간적 필터링부(233)는 제 2서브 메모리(222)의 출력신호 및 제 4서브 메모리(224)의 출력신호를 수신하고 제 2서브 메모리(222)의 출력신호 및 제 4서브 메모리(224)의 출력신호를 공간적 필터링한 결과신호를 선택부(234)로 출력한다. 공간적 필터링은 두 입력신호를 평균한 신호를 출력함으로써 수행된다.

<30> 만일, 홀수 프레임(odd frame)을 기준으로 디인터레이싱을 수행하는 경우 짹수 프레임(even frame)에 의하여 채워질 라인 데이터는 이웃하는 필드의 라인 데이터의 시간적 평균(시간적 필터링)에 의하여 또는 상기 홀수 프레임의 이웃하는 라인 데이터의 평균(공간적 필터링)에 의하여 결정된다.

<31> 선택부(234)는 움직임 감지부(231)의 출력신호에 응답하여 시간적 필터링부(232)의 출력 신호 또는 공간적 필터링부의 출력신호(233)를 선택적으로 출력한다. 선택부(234)의 출력신호는 디인터레이스된 프레임 데이터의 일부분이 된다.

<32> 라인 교환부(240)는 라인교환신호(CTRL)에 응답하여 선택부(234)의 출력신호 및 쉬프트 버퍼(220)의 서브 메모리(221)의 출력신호를 선택적으로 교환하여 출력한다. 라인 교환부(240)의 출력신호는 각각 제 1디인터레이스 프레임(fo-1) 및 제 2디인터레이스 프레임(fo)이 된다.

<33> 도 3은 본 발명에 따른 연속되는 필드 데이터들을 이용하여 두 개의 디인터레이스 프레임을 생성하는 방법을 설명하기 위한 도면이다. 도 3에서는 4개의 다른 인터레이스 필드(FE1, F01, FE2, F02)를 이용하여 두 개의 디인터레이스 프레임이 생성된다. 제 1짝수 필드(FE1)는 다수의 라인 데이터들(a1, a2, a3, a4)을 구비하고, 제 1홀수 필드(F01)는 다수의 라인 데이터들(b1, b2, b3, b4)을 구비하며, 제 2짝수 필드(FE2)는 다수의 라

인 데이터들(c1, c2, c3, c4)을 구비하고, 제 2홀수 필드(F02)는 다수의 라인 데이터들(d1, d2, d3, d4)을 구비한다.

<34> 도 2 및 도 3을 참조하여 본 발명에 따른 디인터레이스 장치(200)의 동작 및 디인터레이싱되는 과정을 상세하게 설명하면 다음과 같다. 필드 버퍼(210)는 입력되는 4개의 인터레이스 필드, 즉 도 3에 의하면 짹수필드1(FE1), 홀수필드1(F01), 짹수필드2(FE2), 홀수필드2(F02)를 수신하여 버퍼링하며, 쉬프트 버퍼(220)는 필드버퍼(210)로부터 4개의 라인 데이터를 수신하여 각각의 서브 메모리에 버퍼링한다.

<35> 본 실시예에서는 3개의 인터레이스 필드를 이용하여 디인터레이스 프레임을 생성하는 방법을 사용하였다. 도 3을 참조하면, 제 1디인터레이스 프레임(fo-1)을 생성하기 위하여, 짹수필드1(FE1), 홀수필드1(F01), 짹수필드2(FE2)를 사용하고, 제 2디인터레이스 프레임(fo)을 생성하기 위하여 홀수필드1(F01), 짹수필드2(FE2), 홀수필드2(F02)를 사용한다. 도 3에서 제 1디인터레이스 프레임(fo-1)은 홀수필드1(F01)에서 생성되며 제 2디인터레이스 프레임(fo)은 짹수필드2(FE2)에서 생성된다.

<36> 홀수필드1(F01)에서 제 1디인터레이스 프레임(fo-1)의 보간데이터를 생성하기 위하여, 쉬프트 버퍼(220)는 4개의 라인 데이터를 독출하며, 도 3에서는 각각 b1, a1, b2, c1의 라인 데이터를 독출하여 도 2에 도시된 바와 같이 4개의 서브 메모리들(221, 222, 223, 224)에 버퍼링한다.

<37> 프레임 생성부(230)는 쉬프트 버퍼(220)로 독출된 4개의 라인 데이터들(b1, a1, b2, c1)로부터 홀수필드1(F01)의 b1과 b2 사이의 라인 데이터를 보간하여 구한다. 보간된 라인 데이터인

α 는 도 2의 움직임 감지부(231), 시간적 필터링부(232) 및 공간적 필터링부(233)에 의하여 구할 수 있다. 보간된 라인 데이터인 α 는 a1과 c1을 시간적 필터링한(즉, a1과 c1의 평균값) 값 또는 b1과 b2를 공간적 필터링한(즉, b1과 b2의 평균값) 중 하나가 된다.

<38>

시간적 필터링한 값과 공간적 필터링한 값 중 어느 값을 α 로 선택하는지는 움직임 감지부(231)의 출력신호에 의하여 결정된다. 움직임 감지부(231)는 홀수필드1(F01)와 인접한 양 필드들의 라인 데이터들, 즉 도 3에서는 a1과 c1의 움직임을 감지하여 출력한다. 만일 a1과 c1로부터 움직임이 존재한다고 판단하면, 공간적 필터링부(의 출력신호를 움직임이 존재하지 않는다고 판단하면 a1과 c1을 시간적 필터링한 값을 각각 α 로 선택할 수 있다.

<39>

프레임 생성부(230)의 출력신호(α)는 라인 교환부(240)에 입력된다. 라인 교환부(240)는 프레임 생성부(230)의 출력신호(α) 및 쉬프트 버퍼(220)의 제 1서브 메모리(221)의 출력신호를 수신한다. 즉, 도 2 및 도 3을 참조하면, c1과 α 가 동시에 라인 교환부(240)에 입력된다.

<40>

다음으로, 짹수필드2(FE2)에서 제 2디인터레이스 프레임(f_0)의 보간데이터를 생성하기 위하여, 쉬프트 버퍼(220)는 4개의 라인 데이터를 독출하며, 도 3에서는 각각 c1, d2, c2, b2의 라인 데이터를 독출하여 도 2에 도시된 바와 같이 4개의 서브 메모리를(221, 222, 223, 224)에 버퍼링한다.

<41>

프레임 생성부(230)는 쉬프트 버퍼(220)로 독출된 4개의 라인 데이터들(c1, d2, c2, b2)로부터 짹수필드2(FE2)의 c1과 c2 사이의 라인 데이터를 보간하여 구한다. 보간

된 라인 데이터인 β 는 도 2의 움직임 감지부(231), 시간적 필터링부(232) 및 공간적 필터링부(233)에 의하여 구할 수 있으며, 이처럼 보간된 데이터인 β 를 구하는 과정은 전술한 α 를 구하는 과정과 유사하기 때문에 자세한 설명은 생략하도록 한다.

<42> 프레임 생성부(230)의 출력신호(β)는 라인 교환부(240)에 입력된다. 라인 교환부(240)는 프레임 생성부(230)의 출력신호(β) 및 쉬프트 버퍼(220)의 제 1서브 메모리(221)의 출력신호를 수신한다. 즉, 도 2 및 도 3을 참조하면, b2과 β 가 동시에 라인 교환부(240)에 입력된다.

<43> 이러한 과정을 통하여, 라인 교환부(240)는 보간된 데이터(α , β)들 및 제 1서브 메모리(221)의 출력신호들(c1, b2)을 순차적으로 수신하게 된다. 보간된 데이터들(α , β) 및 제 1서브 메모리(221)의 출력신호들(c1, b2)은 모두 제 1디인터레이스 프레임($fo-1$) 및 제 2디인터레이스 프레임(fo)을 구성하게 되며, 도 2에 도시된 디인터레이스 장치(200)에 의하여, 디인터레이스된 두 개의 디인터레이스 프레임들을 동시에 출력할 수 있다.

<44> 다만, 라인 교환부(240)로 입력되기 이전의 출력신호들, 즉 프레임 생성부(230)의 출력신호 및 제 1서브 메모리(221)의 출력신호는 매 짹수번째 또는 매 홀수번째 라인 데이터의 위치가 바뀌어있다. 다시 말하면, 첫 번째의 경우 제 1출력단 및 제 2출력단이 각각 제 1디인터레이스 프레임($fo-1$), 제 2디인터레이스 프레임(fo)을 출력한다면 두 번째의 경우 제 1출력단 및 제 2출력단은 제 2디인터레이스 프레임(fo), 제 2디인터레이스 프레임($fo-1$)의 위치로 출력되며, 제 1출력단 및 제 2출력단의 출력데이터는 위치가 바뀌어 출력되게 된다.

<45> 따라서 제 1디인터레이스 프레임(fo-1) 및 제 2디인터레이스 프레임(fo)의 출력데이터를 정확하게 맞추기 위하여 라인 교환(line alteration)이 필요한데, 라인 교환부(240)는 라인교환신호(CTRL)에 응답하여 입력되는 두 신호의 위치를 바꾸어 출력한다.

<46> 여기에서 라인 교환부(240)는 매 짹수번째 또는 매 홀수번째의 라인 데이터의 위치를 제어신호에 응답하여 바꾸어주는 것이 바람직하며, 도 2에 도시된 바와 같이, 라인 교환부(240)의 출력신호는 제 1디인터레이스 프레임(fo-1)의 경우 α , $b_2\dots$ 의 순으로 출력되게 되고, 제 2디인터레이스 프레임(fo)의 경우 c_1 , $B\dots$ 의 순으로 출력되게 된다.

<47> 즉, 본 발명에 따르면, 다수의 인터레이스 필드들을 수신하여 제 1디인터레이스 프레임(fo-1) 및 제 2디인터레이스 프레임(fo)이 동시에 출력된다.

<48> 이상에서와 같이 도면과 명세서에 최적 실시예가 개시되었다. 여기서 특정한 용어들이 사용되었으나, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미한정이나 특허청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위의 기술적 사상에 의해 정해져야 할 것이다.

【발명의 효과】

<49> 상술한 바와 같이 본 발명에 따르는 디인터레이스 장치 및 방법은 입력되는 다수의 인터레이스 필드들을 수신하여, 연속되는 두 개의 디인터레이스된 프레임 신호들을 동시에 출력할 수 있는 효과가 있다.

【특허 청구범위】**【청구항 1】**

연속하는 다수의 인터레이스 필드들을 수신하여 저장하고, 제어신호에 응답하여 제 m 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+2)$ 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+1)$ 번째 필드의 p 번째 라인 데이터 및 제 $(m+1)$ 번째 필드의 $(p+1)$ 번째 인터레이스 라인 데이터를 직렬로 출력하거나, 제 $(m+1)$ 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+3)$ 번째 필드의 p 번째 인터레이스 라인 데이터, 제 $(m+2)$ 번째 필드의 p 번째 라인 데이터 및 제 $(m+2)$ 번째 필드의 $(p+1)$ 번째 인터레이스 라인 데이터를 직렬로 출력하는 필드 버퍼;

상기 필드 버퍼의 출력신호를 수신하고 상기 필드 버퍼의 연속되는 출력신호들을 병렬로 변환하여, 변환된 제 1라인 데이터 내지 제 4라인 데이터를 병렬로 출력하는 쉬프트 버퍼;

상기 쉬프트 버퍼로부터 출력되는 상기 제 1라인 데이터 내지 상기 제 4라인 데이터를 수신하여 필드 간의 움직임 여부를 감지하고, 움직임 감지결과에 응답하여 인접한 라인 데이터들을 시간적으로 필터링한 결과 또는 공간적으로 필터링한 결과를 선택적으로 출력하는 프레임 생성부; 및,

상기 쉬프트 버퍼의 상기 제 1라인 데이터와 상기 프레임 생성부의 출력신호를 수신하고 라인교환신호에 응답하여 상기 제 1라인 데이터와 상기 프레임 생성부의 출력신호의 라인 데이터를 선택적으로 교환하는 라인 교환부를 구비하며,

상기 제 1라인 데이터는 상기 제 $(m+1)$ 번째 필드의 라인 데이터와 상기 제 $(m+2)$ 번째 필드의 라인 데이터를 반복적으로 출력하는 것을 특징으로 하는 디인터레이스 장치.

【청구항 2】

제 1항에 있어서, 상기 프레임 생성부는

상기 제 m 번째 필드의 p 번째 라인 데이터와 상기 제 $(m+2)$ 번째 필드의 p 번째 라인 데이터로부터 또는 상기 제 $(m+1)$ 번째 필드의 p 번째 라인 데이터와 상기 제 $(m+3)$ 번째 필드의 p 번째 라인 데이터로부터, 필드간의 움직임을 감지하여 그 감지결과를 출력하는 움직임 감지부;

상기 쉬프트 버퍼로부터 상기 제 m 번째 필드와 상기 제 $(m+2)$ 번째 필드 또는 상기 제 $(m+1)$ 번째 필드와 상기 제 $(m+3)$ 번째 필드의 p 번째 라인 데이터를 수신하여 상기 제 m 번째 필드와 상기 제 $(m+2)$ 번째 필드의 라인 데이터의 평균값 또는 상기 제 $(m+1)$ 번째 필드와 상기 제 $(m+3)$ 번째 필드의 p 번째 라인 데이터의 평균값을 출력하는 시간적 필터링부;

상기 제 $(m+1)$ 번째 필드의 p 번째 라인 데이터 및 $(p+1)$ 번째 라인 데이터를 수신하여 수신된 데이터를 평균한 값을 출력하거나 또는 상기 제 $(m+2)$ 번째 필드의 p 번째 라인 데이터 및 $(p+1)$ 번째 라인 데이터를 수신하여 수신된 데이터를 평균한 값을 출력하는 공간적 필터링부;

상기 움직임 감지부의 출력신호에 응답하여 상기 공간적 필터링부의 출력신호 또는 상기 시간적 필터링부의 출력신호를 선택적으로 출력하는 선택부를 구비하는 것을 특징으로 하는 디인터레이스 장치.

【청구항 3】

제 1항에 있어서, 상기 라인 교환부는
매 홀수번째 또는 매 짝수번째의 상기 제 1데이터 출력신호의 라인 데이터와 상기
프레임 생성부의 출력신호의 라인 데이터를 교환하여 출력하는 것을 특징으로 하는 디인
터레이스 장치.

【청구항 4】

제 1항에 있어서, 상기 제 1데이터 출력신호는
상기 제 $(m+1)$ 번째 필드의 라인 데이터와 상기 제 $(m+2)$ 번째 필드의 라인 데이터를
번갈아가며 출력하는 것을 특징으로 하는 디인터레이스 장치.

【청구항 5】

입력신호를 수신하여 상기 입력신호를 필드 단위로 버퍼링하는 제 1저장부;
제 1저장부에 저장된 m 번째 필드, $(m+1)$ 번째 필드, $(m+2)$ 번째 필드 및 $(m+3)$ 번째
필드 데이터로부터 4개의 라인 데이터를 수신하고, 수신된 제 1라인 데이터 내지 제 4라
인 데이터를 라인 데이터별로 순차적으로 저장하는 제 1서브 메모리 내지 제 4서브 메모
리를 구비하는 제 2저장부;

상기 제 2저장부에 저장된 상기 제 1라인 데이터 및 상기 제 3라인 데이터로부터
움직임을 감지하고 그 감지결과에 응답하여 상기 제 1라인 데이터 내지 상기 제 4라인
데이터로부터 시간적 또는 공간적 필터링을 수행하여 필터링된 결과를 출력하는 프레임
생성부; 및,

상기 제 1서브 메모리의 출력신호 및 상기 프레임 생성부의 출력신호를 수신하고, 소정의 라인교환신호에 응답하여 상기 제 1라인 데이터의 출력신호와 상기 프레임 생성부의 출력신호를 교환하여 디인터레이스된 두 프레임을 동시에 출력하는 라인 교환부를 구비하며,

상기 제 1서브 메모리에는 상기 $(m+1)$ 번째 필드 및 상기 $(m+2)$ 번째 필드의 라인 데이터가 순차적으로 저장되는 것을 특징으로 하는 디인터레이스 장치

【청구항 6】

제 5항에 있어서, 상기 프레임 생성부는

상기 제 1서브 메모리의 출력신호 및 상기 제 3서브 메모리의 출력신호로부터 제 m 번째 필드 및 제 $(m+2)$ 번째 필드간 또는 제 $(m+1)$ 번째 필드 및 제 $(m+3)$ 번째 필드간의 움직임을 감지하여 감지결과를 출력하는 움직임 감지부;

상기 제 1서브 메모리의 출력신호 및 상기 제 3서브 메모리의 출력신호를 수신하고 상기 제 1서브 메모리의 출력신호와 상기 제 3서브 메모리의 출력신호를 시간적으로 필터링하여 출력하는 시간적 필터링부;

상기 제 2서브 메모리의 출력신호 및 상기 제 4서브 메모리의 출력신호를 수신하고 상기 제 2서브 메모리의 출력신호와 상기 제 3서브 메모리의 출력신호를 공간적으로 필터링하여 출력하는 공간적 필터링부; 및,

상기 시간적 필터링부의 출력신호 및 상기 공간적 필터링부의 출력신호를 수신하고 상기 움직임 감지부의 출력신호에 응답하여 상기 시간적 필터링부의 출력신호와 상기 공

간격 필터링부의 출력신호 중 어느 하나의 신호를 선택적으로 출력하는 선택부를 구비하는 것을 특징으로 하는 디인터레이스 장치.

【청구항 7】

제 5항에 있어서, 상기 라인 교환부는
매 홀수번째 또는 매 짝수번째의 상기 제 1데이터 출력신호의 라인 데이터와 상기
프레임 생성부의 출력신호의 라인 데이터를 교환하여 출력하는 것을 특징으로 하는 디인
터레이스 장치.

【청구항 8】

(a) 연속하는 다수의 인터레이스 필드들을 수신하여 저장하고, 제어신호에 응답하
여 제 m번째 필드의 p번째 인터레이스 라인 데이터, 제 (m+2)번째 필드의 p번째 인터레
이스 라인 데이터, 제 (m+1)번째 필드의 p번째 인터레이스 라인 데이터 및 제 (m+1)번째
필드의 (p+1)번째 인터레이스 라인 데이터를 직렬로 출력하거나, 제 (m+1)번째 필드의 p
번째 인터레이스 라인 데이터, 제 (m+3)번째 필드의 p번째 인터레이스 라인 데이터, 제
(m+2)번째 필드의 p번째 인터레이스 라인 데이터 및 제 (m+2)번째 필드의 (p+1)번째 인
터레이스 라인 데이터를 직렬로 출력하는 단계;

(b) 상기 (a)단계의 출력신호를 수신하여 상기 (a)단계의 연속되는 출력신호들을
병렬로 변환하여, 변환된 제 1라인 데이터 내지 제 4라인 데이터를 병렬로 출력하는 단
계;

(c) 상기 (b)단계로부터 출력되는 상기 제 1라인 데이터 내지 상기 제 4라인 데이
터를 수신하여 필드 간의 움직임 여부를 감지하고, 움직임 감지결과에 응답하여 인접한

라인 데이터들을 시간적으로 필터링한 결과 또는 공간적으로 필터링한 결과를 선택적으로 출력하는 단계; 및,

(d) 상기 제 1라인 데이터와 상기 (c)단계의 출력신호를 수신하고 소정의 라인교환신호에 응답하여 상기 제 1라인 데이터와 상기 (c)단계의 출력신호의 라인 데이터를 선택적으로 교환하는 단계를 구비하며,

상기 제 1라인 데이터는 상기 제 $(m+1)$ 번째 필드의 라인 데이터와 상기 제 $(m+2)$ 번째 필드의 라인 데이터를 반복적으로 출력하고,

상기 (d)단계는 매 홀수번째 또는 매 짝수번째의 상기 제 1데이터 출력신호의 라인 데이터와 상기 (c)단계로부터 출력되는 라인 데이터를 교환하여 출력하는 것을 특징으로 하는 디인터레이스 방법.

【청구항 9】

제 8항에 있어서, 상기 (c)단계는

(c1) 상기 제 m 번째 필드의 p 번째 라인 데이터와 상기 제 $(m+2)$ 번째 필드의 p 번째 라인 데이터로부터 또는 상기 제 $(m+1)$ 번째 필드의 p 번째 라인 데이터와 상기 제 $(m+3)$ 번째 필드의 p 번째 라인 데이터로부터, 필드간의 움직임을 감지하여 그 감지결과를 출력하는 단계;

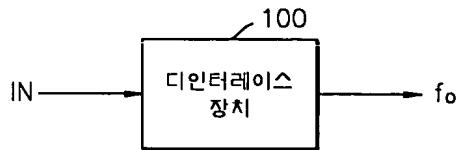
(c2) 상기 제 m 번째 필드와 상기 제 $(m+2)$ 번째 필드 또는 상기 제 $(m+1)$ 번째 필드와 상기 제 $(m+3)$ 번째 필드의 p 번째 라인 데이터를 수신하여 상기 제 m 번째 필드와 상기 제 $(m+2)$ 번째 필드의 라인 데이터의 평균값 또는 상기 제 $(m+1)$ 번째 필드와 상기 제 $(m+3)$ 번째 필드의 p 번째 라인 데이터의 평균값을 출력하는 단계;

(c3) 상기 제 (m+1)번째 필드의 p번째 라인 데이터 및 상기 (m+1)번째 필드의 (p+1)번째 라인 데이터를 수신하여 수신된 데이터를 평균한 값을 출력하거나 또는 상기 제 (m+2)번째 필드의 p번째 라인 데이터 및 상기 (m+2)번째 필드의 (p+1)번째 라인 데이터를 수신하여 수신된 데이터를 평균한 값을 출력하는 단계;

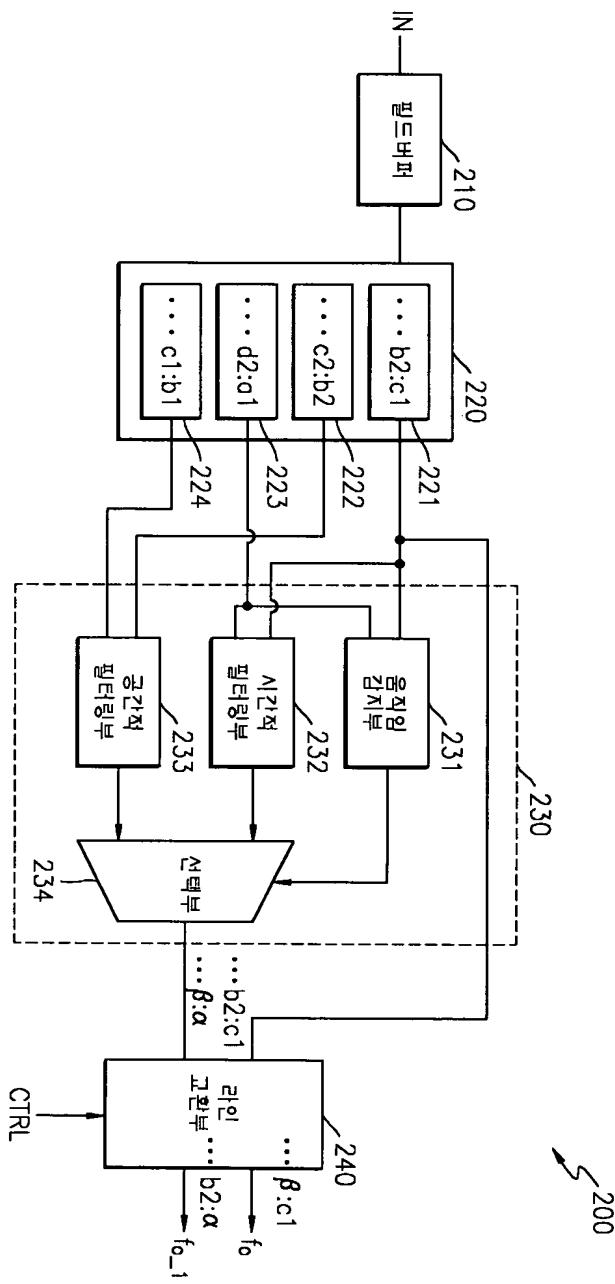
(c4) 상기 필드간의 움직임 감지결과에 응답하여 상기 (c2)단계의 출력신호 또는 상기 (c3)단계의 출력신호를 선택적으로 출력하는 단계를 구비하는 것을 특징으로 하는 디인터레이스 방법.

【도면】

【도 1】



【도 2】



1020020073052

출력 일자: 2003/4/8

【도 3】

